

1. Classificação INPE-COM. 10/PE CDU. 621.376.52	2. Período Julho de 1976	4. Critério de Distribuição: interna <input type="checkbox"/> externa <input checked="" type="checkbox"/>
3. Palavras Chave (selecionadas pelo autor) PROGRAMADOR DIGITAL		
5. Relatório nº INPE-915-PE/033	6. Data 08.07.76	7. Revisado por - E.W. Bergamini Dr. Eduardo W. Bergamini
8. Título e Sub-Título PROGRAMADOR DIGITAL MULTICANAL		9. Autorizado por - Parada Dr. Nelson de J. Parada Diretor
10. Setor DAT	Código 5.00	11. Nº de cópias 10
12. Autoria Alderico Rodrigues de Paula Junior		14. Nº de páginas 41
13. Assinatura Responsável Alderico Kaulay		15. Preço
16. Sumário/Notas Um programador digital foi construído para controlar até 16 canais de comando através de pulsos elétricos. Estes pulsos de comando são pre-codificados digitalmente com o auxílio do próprio programador digital para serem memorizados em um gravador de fita magnética (ex. Cassette). Na reprodução da fita magnética os comandos nela gravados anteriormente são decodificados pelo programador e acionam, dependendo do código, um dos 16 canais de comando externo. Uma programação sequencial de comandos pode acionar diversos canais para várias aplicações, entre elas, por exemplo, uma programação de audio-visuais.		
17. Observações Trabalho a ser apresentado na XXVIII Reunião Anual da Sociedade Brasileira para o Progresso da Ciência - SBPC, em Brasília, no período de 7 a 14 de julho de 1976.		

ÍNDICE

LISTA DE FIGURAS	iv
1. INTRODUÇÃO	1
2. DESCRIÇÃO GERAL DO APARELHO	2
3. CIRCUITO CHAVE	5
4. CIRCUITO MODULADOR	5
5. CIRCUITO DECODIFICADOR	9
6. CIRCUITO DE ADAPTAÇÃO	13
7. CONCLUSÕES	14
8. OPERAÇÃO E MANUTENÇÃO	16
8.1 - Descrição das Chaves de Comando	16
8.2 - Descrição dos LEDs	18
8.3 - Descrição do Painel Posterior	18
8.4 - Instalação e Operação	18
8.4.1 - Instalação	18
8.4.2 - Gravação dos Comandos em Fitas Magnéticas	19
8.4.3 - Reprodução dos Comandos Gravados em Fita Magnética	20
BIBLIOGRAFIA	38

LISTA DE FIGURAS

1 - Diagrama em Bloco do Programador Digital	4
2 - Diagrama em Bloco do Circuito Modulador	8
3 - Diagrama em Bloco do Circuito Decodificador	11
4 - Circuitos de Adaptação	14
5 - Programador Digital Multicanal	15
6 - Painéis Frontal e Posterior do Programador Digital	17

1. INTRODUÇÃO

A idéia para o desenvolvimento de um Programador Digital Multicanal surgiu da necessidade do Instituto de Pesquisas Espaciais em ministrar aulas ou exposições, utilizando-se de áudio-visuais pré-programados.

Procurou-se desenvolver um aparelho de baixo custo acomodável a qualquer gravador para áudio inclusive os do tipo "minicassette", encontráveis no comércio, e que ainda assim apresentassem desempenho satisfatório. Levantadas as curvas de resposta em frequência de diversos desses gravadores, a melhor faixa para a gravação de informação foi escolhida entre 1 a 3 KHz.

Se um gravador estéreo fosse utilizado no áudio-visual, os comandos seriam gravados em apenas uma trilha, ficando a outra livre para a gravação de música ou da voz de um locutor.

Fisicamente, o programador poderia ser dividido em dois aparelhos independentes: o primeiro conteria os circuitos necessários para gerar os sinais a serem gravados em fita e o segundo converteria o sinal reproduzido em comando. Desta forma um único aparelho poderia gerar fitas para vários sistemas de áudio-visual.

A aplicação do programador não se restringe apenas a áudio-visuais, mas poderia ser estendida também a qualquer conjunto de aparelhos que possam ser acionados por um número definido de canais

de comando, seguindo uma sequência pré-programada.

2. DESCRICAÇÃO GERAL DO APARELHO

Foram estudadas diversas alternativas para a gravação do sinal de comando em fita magnética e duas apresentaram viabilidade prática. Na primeira era associada, a cada pulso de comando, uma dada frequência. Esta alternativa apresentou as seguintes desvantagens:

- a) O sistema seria sensível a variação de velocidade do gravador, pois, a frequência do sinal reproduzido seria diferente daquela do sinal gravado, e o comando poderia ser erradamente decodificado.
- b) As harmônicas dos sinais dos canais de frequência mais baixas poderiam afetar os canais de frequência mais altas.
- c) O número de canais seria limitado pela faixa de resposta em frequência do gravador.

Na segunda alternativa, o comando seria codificado, em código binário e modulado em largura de pulsos em uma senoide de frequência fixa. Esta técnica eliminaria a influência da variação de velocidade do gravador e aumentaria a capacidade de canais. Por ter apresentado excelentes resultados, em testes práticos, esta segunda alternativa foi selecionada.

Para facilitar a descrição de seu funcionamento, o programador será dividido em 4 circuitos:

- Circuito chave
- Circuito Modulador
- Circuito decodificador
- Circuito adaptador

No circuito chave, o canal a ser acionado é codificado em uma palavra binária para compactar a informação. Este dígito é enviado para o circuito modulador, onde é convertido de paralelo para série e modulado, em largura de pulso, em uma onda senoidal de frequência fixa. O conjunto de pacotes de senoide, resultantes da modulação, é então enviado para o gravador a fim de ser armazenado em fita magnética. No circuito decodificador, o sinal reproduzido pelo gravador é de modulado, recuperando-se assim a palavra binária que, por sua vez, será decodificada, selecionando um dos canais de saída. No canal selecionado é enviado um pulso para o circuito adaptador, o qual converte este pulso em comando para o aparelho.

A figura 1 apresenta o diagrama em blocos do Programador Digital. Nas seções seguintes cada circuito será descrito mais detalhadamente.

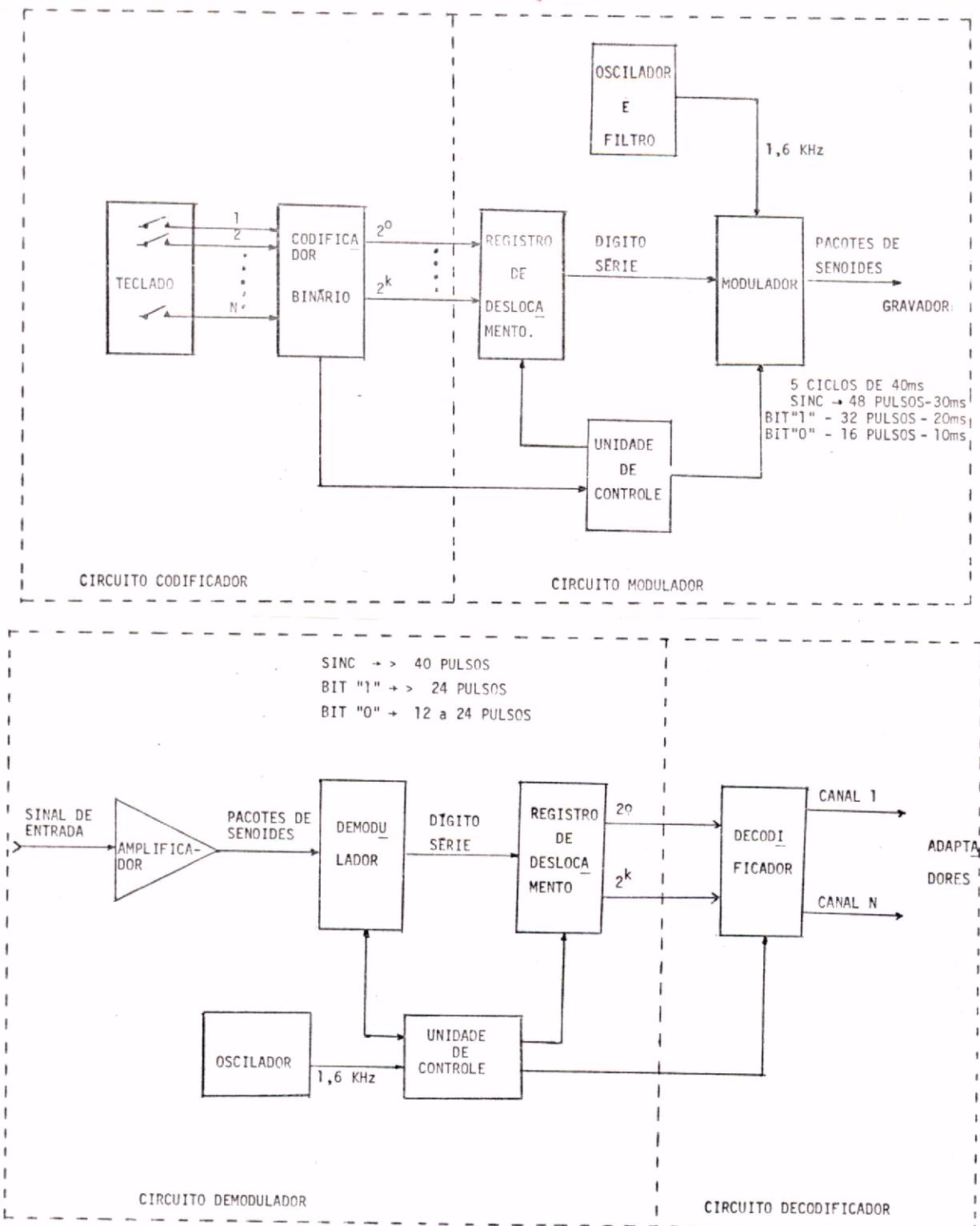


Fig. 1 - Diagrama em Bloco do Programador Digital

3. CIRCUITO CHAVE

A seleção do canal a ser acionado é realizada pressionando-se uma das 16 teclas de comando localizadas no painel frontal. Como apenas uma tecla é acionada por vez, os 16 sinais fornecidos pelo teclado podem ser compactados em um dígito de 4 bits, através de uma codificação binária. A codificação é realizada por 4 portas "NANDs" de 8 entradas.

O acionamento de uma tecla faz aparecer um pulso que fornece ao circuito modulador a indicação de que uma das 16 chaves foi acionada; e que os 4 bits do dígito de comando estão estabelecionados na saída das portas "NANDs". Este pulso é gerado por um oscilador biestável que é engatilhado por um monoestável, 10ms após o acionamento de uma tecla e zerado logo após a desativação da tecla.

4. CIRCUITO MODULADOR

A onda senoidal é gerada por um oscilador formado de dois inversores TTL e um filtro ativo passa-faixa, que atenua os harmônicos do oscilador. A onda senoidal é fornecida para o estágio modulador onde é chaveada, gerando 5 pacotes de senoides que são enviados para o gravador.

Além da onda senoidal, o oscilador fornece o pulso de relógio para o circuito lógico que controla a modulação.

A modulação de um dígito é realizada em 5 ciclos de 40 ms (64 períodos de relógios). No primeiro ciclo é gerado o pulso de sincronismo com duração de 30ms (48 períodos de relógio). Nos ciclos seguintes são gerados os pulsos correspondentes aos 4 bits do dígito de comando, com a duração de 20ms (32 períodos de relógio), se o bit for "1", ou 10ms (16 períodos de relógio) se o bit "0". Cada pacote de senóide é separado, um do outro por, pelo menos, 20 ms.

O Circuito Modulador recebe os 4 bits do dígito de comando, fornecido pelo Circuito Chave, converte este dígito de paralelo para série e gera um pulso de sincronismo. Em seguida ele modula o pulso do sincronismo e os 4 bits do dígito de comando distinguíveis por largura de pulso) em uma onda senoidal de frequência de 1,6 KHz.

O Circuito Modulador compõe-se do estágio de sincronismo, do estágio de código e do estágio de modulação.

O estágio de sincronismo fornece o pulso de sincronismo e define os 5 ciclos da modulação. É formado por dois biestáveis A e B, um contador de 9 bits, conforme representação na figura 2. O pulso Tecla do Circuito Chave, engatilha os dois biestáveis A e B. O biestável A desinibe o contador, e o biestável B gera o pulso de sincronismo. O pulso de relógio para o contador é fornecido pelo oscilador e tem o período de 0,63 ms. Ao atingir o estado 48 o contador zera o biestável B e carrega os 4 bits do dígito de comando no registro de deslocamento do estágio de código. Do estado 64 ao estado 319 o contador desinibe o estágio de código. No estado 320 o contador zera o biestá-

vel A que por sua vez, inibe o contador, terminando assim as 5 fases da modulação.

O estágio de código consiste de um contador de 5 bits e um registro de deslocamento de 4 bits. O registro de deslocamento recebe os 4 bits do dígito de comando e, deslocando-os para a direita, faz a conversão da palavra de paralelo para série. O contador é desinibido a partir do 2º ciclo, fornecendo em cada ciclo um pulso de 20ms e um de 10ms. Ao fim de cada ciclo o contador gera o pulso de relógio para o registro de deslocamento.

O estágio de modulação é constituído de um circuito multiplexador e uma chave analógica. No 1º ciclo o multiplexador seleciona o pulso de sincronismo e, nos ciclos seguintes, seleciona o pulso de 20ms fornecido pelo contador (se o bit a ser modulado for "1" ou o pulso de 10ms (se o bit for "0"). O sinal de saída do multiplexador controla a chave analógica que modula a senóide, fornecida pelo oscilador, em 5 pacotes de senóide. A Figura 2 apresenta o diagrama em bloco do Circuito Modulador.

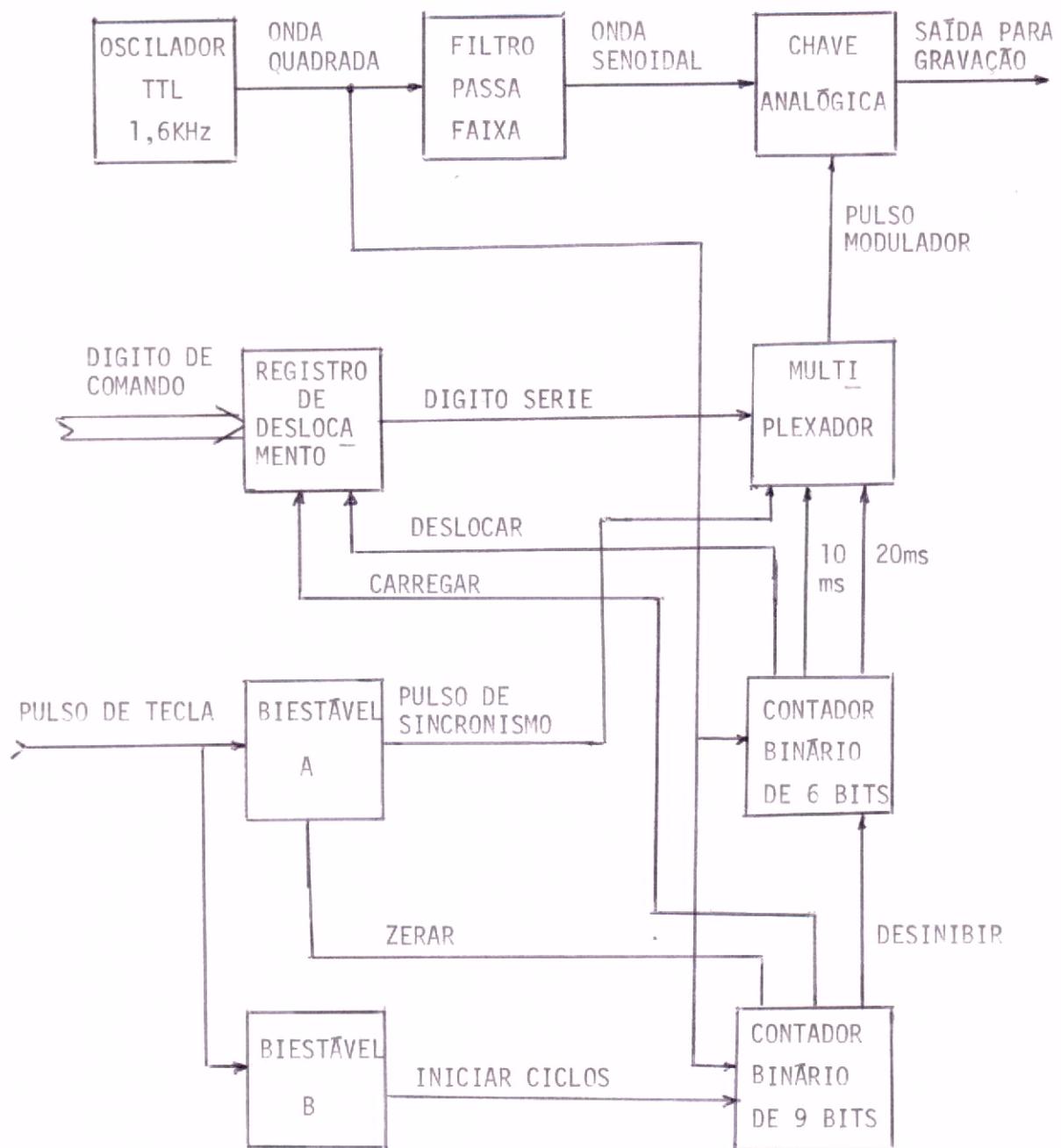


Fig. 2 - Diagrama em Bloco do Circuito Modulador

5. CIRCUITO DECODIFICADOR

O Circuito decodificador recebe o conjunto de senóides provenientes do gravador, amplifica e demodula este sinal e, em seguida, decodifica o canal de saída a ser acionado.

O decodificador compõe-se do estágio de amplificação, do estágio de demodulação e decodificação e do estágio de controle de palavra.

O estágio de amplificação é formado por um circuito seguidor de emissor de um amplificador operacional e de um circuito modelador de pulsos. O circuito seguidor de emissor recebe o sinal diretamamente do gravador e o condiciona para aumentar a relação sinal/ruído. Os gravadores não muito sofisticados apresentam variação de rotação devida à variação na tensão de alimentação, ou a desgastes mecânicos. Esta variação de rotação, faz com que a frequência do sinal reproduzido seja diferente da frequência do sinal originalmente gravado. Por este motivo não foi projetado um filtro seletivo em torno de 1,6 KHz, mas sim, um filtro passa-faixa com banda passante de 1 a 2 KHz. O amplificador operacional tem um ganho variável de 10 a 100. O ganho deverá ser ajustado de forma que o circuito modelador de pulso apenas gere pulso na presença do sinal; Tal modelador converte a onda senoidal em pulsos compatíveis com o circuito lógico.

O estágio de modulação deteta o sinal de sincronismo e regenera os bits do dígito de comando, dependendo da largura do pacote

de pulsos. Este estágio é formado por um contador binário de 6 bits, e 3 biestáveis A, B e C, conforme ilustra a Figura 3. O contador é engatilhado pelos pulsos recebidos do estágio amplificador. Ao iniciar a operação de demodulação, apenas o biestável A está desinibido. Quando o contador atingir a contagem de 40 pulsos de entrada, o biestável A é levado ao estado do "1" indicando que foi detetado um pulso de sincronismo. Em seguida, o contador desinibe o estágio de controle de palavra e os biestáveis B e C, detetarão os bits "0" e "1" do dígito de comando. Para os demais pacotes de senóide, a demodulação é realizada da seguinte forma: ao atingir 24 pulsos de entrada, o biestável C é engatilhado, e se atingir 32 pulsos o biestável B é levado ao estado 1. Se apenas o biestável C estiver no estado 1, o dado é interpretado como bit "0", e se os dois biestáveis estiverem no estado 1 o dado é interpretado como bit "1".

A tabela 1 apresenta as regiões de decisão em função do número de pulsos detetados em cada pacote de senóide.

TABELA 1

REGIÕES DE DECISÃO

Nº DE PULSOS ENVIADOS	Nº DE PULSO DETETADOS	INTERPRETAÇÃO
48	acima de 40 (1º pacote)	Sincronismo
32	acima de 24 (demais pacotes)	Bit "1"
16	entre 12 e 24	Bit "0"

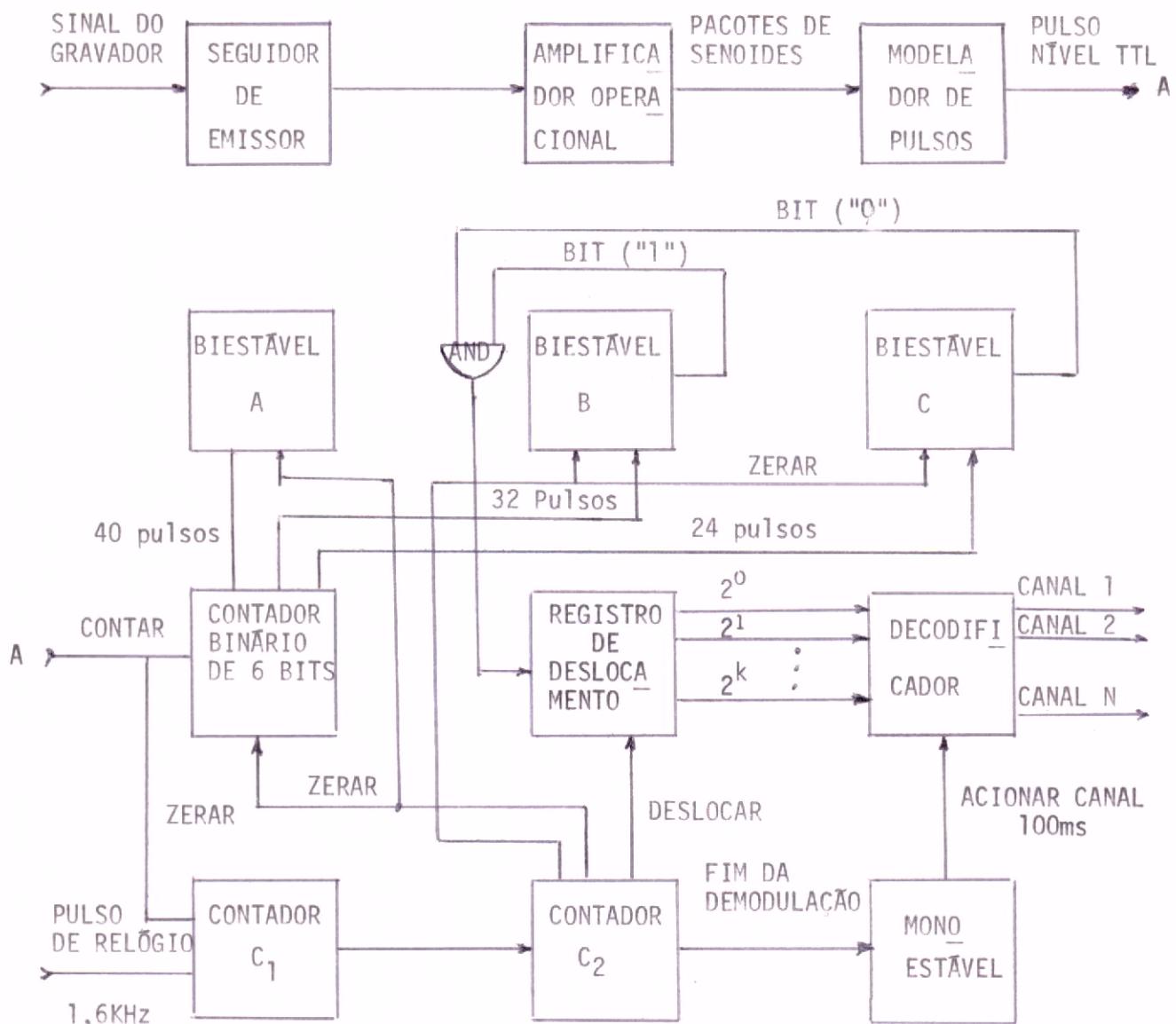


Fig. 3 - Diagrama em Bloco do Circuito Decodificador

O estágio de controle de palavra compõe-se de dois contadores binários C_1 e C_2 , um registro de deslocamento e um decodificador.

O contador C_1 tem a finalidade de detetar o término de cada pacote de senoide e carregar o bit detetado no registro de deslocamento. Este contador é desinibido após a chegada do pulso de sincronismo, e é zerado toda vez que o estágio amplificador fornece um pulso de entrada. O pulso de relógio para esse contador é fornecido pelo oscilador do Circuito de Modulação. Após 4 contagens consecutivas do pulso de relógio, sem ser zerado pelos pulsos de entrada, o contador interpreta esse estado como sendo o fim do pacote de senoide, carrega o bit detetado na entrada série do registro de deslocamento e engatilha o contador C_2 . Ao atingir 5 contagens, o contador C_1 fornece um pulso que irá zerar os biestáveis, B e C, e o contador do estágio de demodulação, ficando este pronto para demodular o próximo pacote de senoide. O contador C_2 indica o número de bits da palavra de comando que já foi detetado. Ao atingir o estado 4, indicativo o término da demodulação do dígito, o contador zera todo o circuito decodificador, com excessão do registro de deslocamento, que contém o dígito detetado. Em seguida o contador C_2 engatilha o monoestável, que gera um pulso de 100ms, desinibiundo o decodificador. O decodificador interpreta o dígito detetado e aciona o canal referente ao dígito de comando. O diagrama em bloco do Circuito Demodulador é apresentado na figura 3.

6. CIRCUITO DE ADAPTAÇÃO

O circuito de adaptação tem a finalidade de adaptar o pulso de comando, recebido do Circuito Decodificador ao tipo específico de aparelho a ser comandado. Nesta seção serão discutidos alguns tipos simples de circuitos de adaptação. Sua apresentação esquemática será através de relé, sendo que este pode ser substituído por acopladores ópticos ou circuitos lógicos.

O circuito mais simples é quando o relé é acionado diretamente pelo pulso de comando, apresentado na Figura 4, parte a. Quando a largura do pulso não for compatível com o aparelho, utiliza-se um monoestável antes do relé (Figura 4, parte b), para ajustar a largura do pulso de comando. Algumas vezes utiliza-se um pulso para acionar o aparelho e outro, no mesmo canal, para desativá-lo. Neste caso, é empregado um biestável, que, a cada pulso de entrada, muda seu estado, (Figura 4, parte c). O acionamento paralelo é permitido e utilizado quando parte dos canais comanda cada aparelho individualmente, e um dado canal comanda um conjunto deles simultaneamente (Figura 4, parte d).

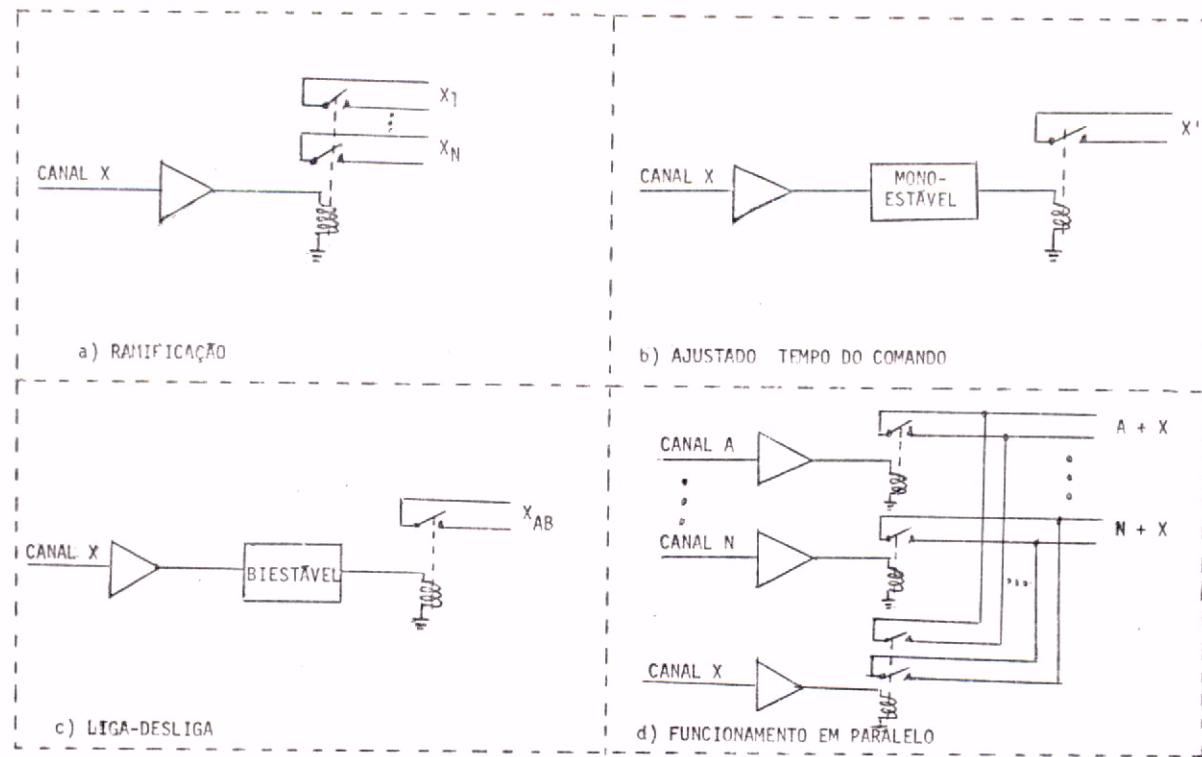


Fig. 4. - Circuitos de Adaptação

Utilizando-se combinações dos tipos de adaptação descritos acima, pode-se controlar um conjunto complexo de aparelhos desde que sejam acionados numa sequência pré-programada, e que os comandos independentes não ultrapassem o número de canais disponíveis.

7. CONCLUSÕES

A figura 5 apresenta a fotografia do Programador Digital Multicanal com um de seus circuitos de adaptação para projetores de "slides". Na parte inferior do aparelho estão localizados as teclas de comando, utilizadas, durante a gravação, para selecionar o canal a ser acionado e, durante a reprodução, para alterar a sequência de comandos pré-programados, ou corrigir uma falha do circuito eletrônico. Na parte

superior do painel estão situados 16 diodos emissores de luz (LED) que, durante a gravação, indicam se os comando foram codificados e modulados corretamente e, na reprodução, indicam o canal que está sendo acionado.

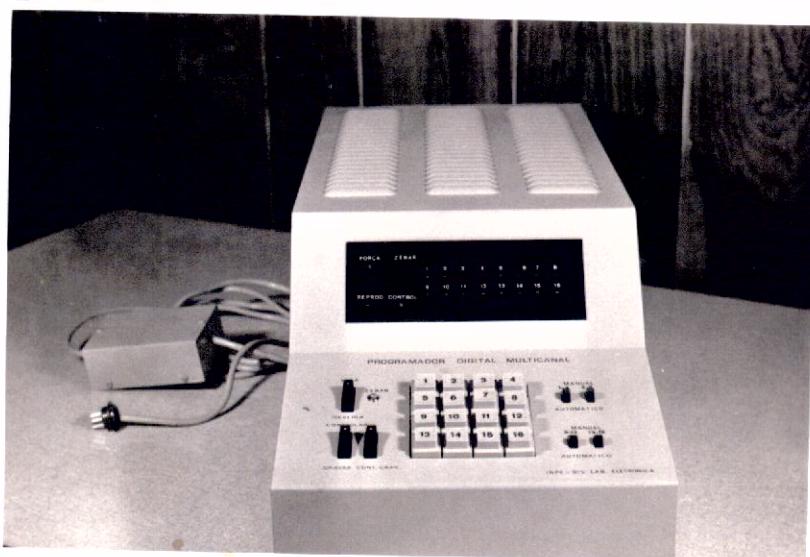


Fig. 5 - Programador Digital Multicanal

O aparelho foi desenvolvido utilizando-se da tecnologia dos componentes integrados lógicos da família TTL, o que permitiu, fisicamente, compactar as montagens dos circuitos. Estes componentes se caracterizam pela alta confiabilidade no funcionamento, pela baixa taxa de manutenção necessária e por um custo relativamente baixo.

Testes de gravação e reprodução, realizados em laboratório, utilizando-se de diversos tipos de gravadores, apresentaram excelentes resultados práticos, não sendo detetada nenhuma falha durante a operação. A parte mais crítica do aparelho é o ajuste do ganho do cir-

cuito que irá amplificar o sinal reproduzido pelo gravador, pois, cada gravador apresenta um nível de tensão diferente. Este ganho não deve rā ser excessivamente alto, para que o ruído, produzido pelo gravador, não gere pulsos no estágio modelador de pulsos do circuito de demodulação, e nem demasiadamente baixo, de forma a nos permitir a deteção dos pacotes de senoides.

8 . OPERAÇÃO E MANUTENÇÃO

A Figura 6 apresenta os Painéis Frontal e Posterior do Programador Digital. Na parte inferior do Painel Frontal estão localizadas as teclas e chaves de comando, enquanto na parte superior estão os diodos emissores de Luz (LED) que indicam a operação do aparelho. No Painel Traseiro estão localizados os conectores para os circuitos adaptadores, para o gravador e para a fonte de alimentação.

8.1 - DESCRICAÇÃO DAS CHAVES DE COMANDO

H₁ - Liga/Desliga

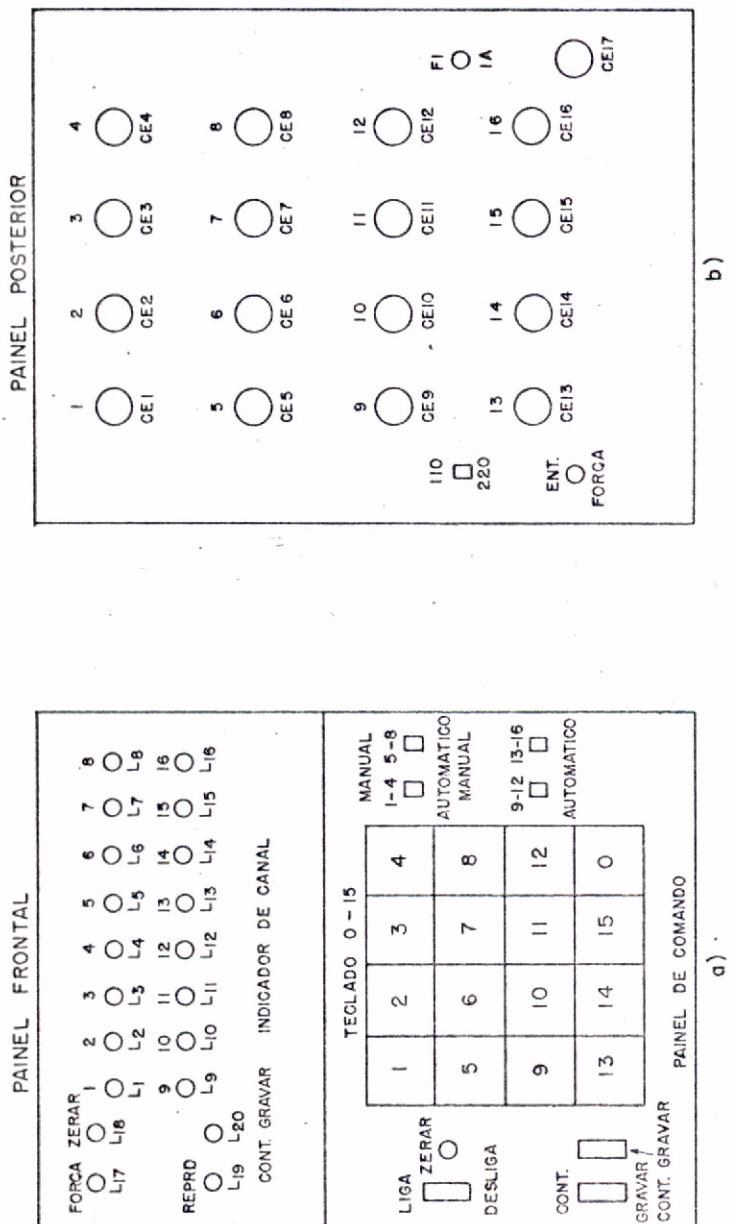
H₂ - Zera o Decodificador

H₃ - Gravar/Controlar (Reproduzir)

H₄ - Permite aos adaptadores atuarem durante a gravação

H₅, H₆, H₇, H₈ - Permitem, quando na posição manual, a operação dos adaptadores através do teclado.

Tec 1 - Teclado 1 a 16 - Seleciona o canal a ser comandado.



a) Paineis Frontal e Posterior do Programador Digital

a) Paineis Frontal e Posterior

b) Paineis Frontal e Posterior do Programador Digital

INSTITUTO DE PESQUISAS ESPACIAIS LABORATORIO DE SISTEMAS DIGITAIS	
PROGRAMADOR DIGITAL MULTICANAL PAINEL FRONTAL E POSTERIOR	
PROJ. <i>Aldemir Góes</i>	MONT. <i>P. Cesar Arevedo</i>
PROJ.	DES. <i>Hiram</i>
ESQ. N° 1	DATA ABRIL / 77

Fig. 6 - Painéis Frontal e Posterior do Programador Digital

8.2 - DESCRICAÇÃO DOS LEDs

- L1 a L16 - Indica a operação de um circuito adaptador.
- L17 - Indica que o Programador está ligado.
- L18 - Indica que o Decodificador está sendo zerado.
- L19 - Indica que o Programador está no estado de controle.
- L20 - Indica que os adaptadores devem atuar durante a gravação.

8.3 - DESCRICAÇÃO DO PAINEL POSTERIOR

- CE1 a CE16 - Conectores para os adaptadores
- CE17 - Conector para o gravador
- H9 - 110V/220V - Seleciona a tensão de entrada
- F1 - Fusível de entrada - 1A -

8.4 - INSTALAÇÃO E OPERAÇÃO

8.4.1 - INSTALAÇÃO

- a) Selecionar a tensão de alimentação entre 110V/220V \pm 10% e posicionar a chave H9 para a tensão de entrada escolhida.
- b) Conectar o cabo do gravador no conector externo CE17.
 - O pino 2 - saída do sinal a ser gravado
 - O pino 4 - entrada do sinal reproduzido
 - O pino 3 - terra.

- c) Conectar o cabo dos circuitos adaptadores no conectores externos CE1 a CE16. O dígito acima do conector indica o canal de saída.

O pino 2 - 10 VDC

O pino 3 - Terra

O pino 4 - Pulso de comando

8.4.2 - GRAVAÇÃO DOS COMANDOS EM FITAS MAGNÉTICAS

- a) Ligar o aparelho (Chave H1). O LED L17 deverá acender.
- b) Colocar a chave H3 na posição GRAV. O LED L19 deverá apagar.
- c) Selecionar aqueles circuitos adaptadores que deverão ser acionados durante a gravação. Feita a seleção, colocar a chave H4 na posição CONT GRAV - Então o LED L20 deverá acender.
- d) Posicionar as chaves H9, H6, H7 e H8 na posição automática.
- e) Acionar a chave H2 para zerar o circuito decodificador.

OBS.: *Neste ponto o Programador estará pronto para iniciar a gravação dos 9 comandos.*

- f) Ligar o gravador.
- g) Pressionar a tecla referente ao canal que se deseja comandar.

OBS.: *Se a chave H4 estiver na posição CONT GRAV o LED referente ao canal acionado deverá acender.*

8.4.3 - REPRODUÇÃO DOS COMANDOS GRAVADOS EM FITA MAGNÉTICA

- a) Ligar o aparelho (chave H1) - O LED L17 deverá acender.
- b) Colocar a chave H3 na posição CONT - O LED L19 deverá acender.
- c) Selecionar os grupos de canais que serão operados, manual ou automaticamente, através das chaves H5 a H8.
- d) Zerar o Decodificador (chave H2) - O LED L18 deverá acender.
Neste ponto o Programador está pronto para entrar em operação.
- e) Ligar o gravador.

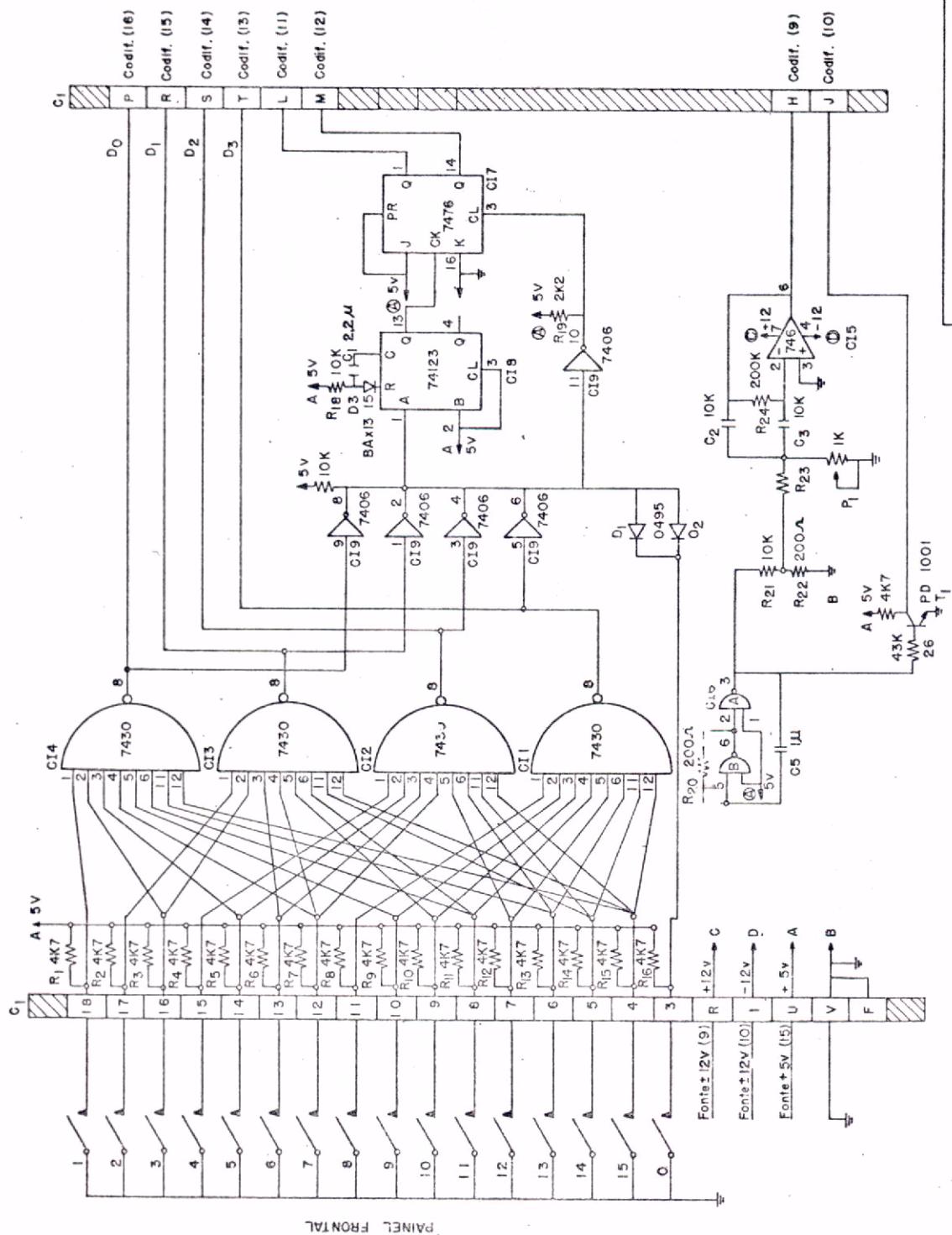
OBS.: Durante o acionamento do canal, o LED referente a este deverá acender, se o canal estiver na posição "automático".

8.4.3.1 - ESQUEMA DOS CIRCUITOS

Os esquemas dos circuitos estão representados nas seguintes Esquemas:

- Esquema 1 - Esquema do Circuito Chave
- Esquema 2 - Cartão nº 1 - Circuito Chave/Decodificador
- Esquema 4 - Esquema do Circuito Codificador
- Esquema 5 - Cartão nº 2 - Codificador
- Esquema 6 - Forma de onda do Codificador
- Esquema 7 - Esquema do Circuito Decodificador.

- Esquema 8 - Cartão nº 3 - Decodificador
- Esquema 9 - Forma de onda do Circuito Decodificador
- Esquema 10 - Esquema da fonte de alimentação de + 12V
- Esquema 11 - Cartão nº 4 - Fonte de Alimentação de + 12V
- Esquema 12 - Esquema da Fonte de Alimentação de + 5V
- Esquema 13 - Cartão nº 5 - Fonte de Alimentação de 5V
- Esquema 14 - Esquema do Circuito Indicador de Canal
- Esquema 15 - Cartão nº 6 - Indicador de Canal
- Esquema 16 - Esquema da Fiação de Dados
- Esquema 17 - Esquema da Fiação de Alimentação

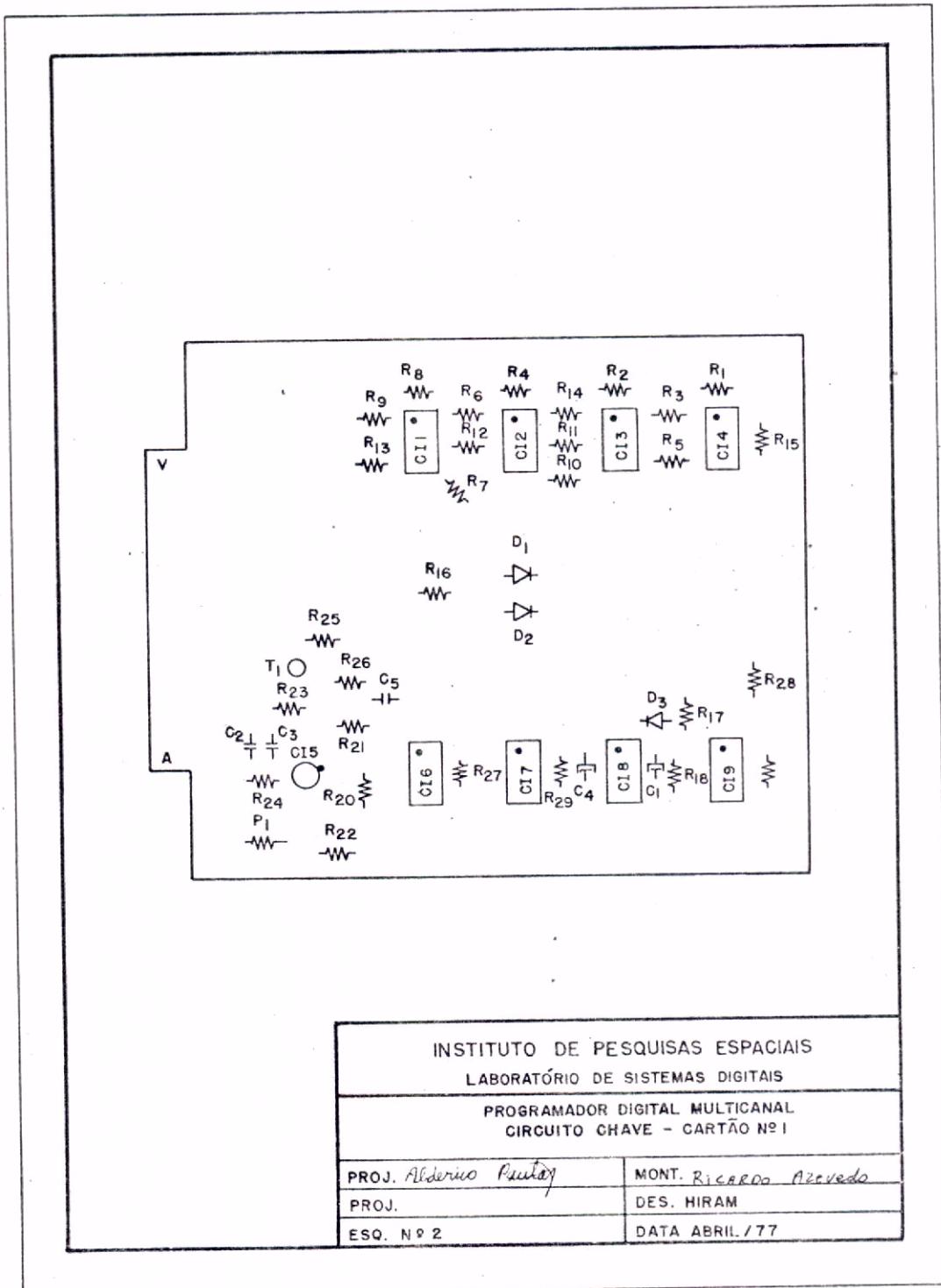


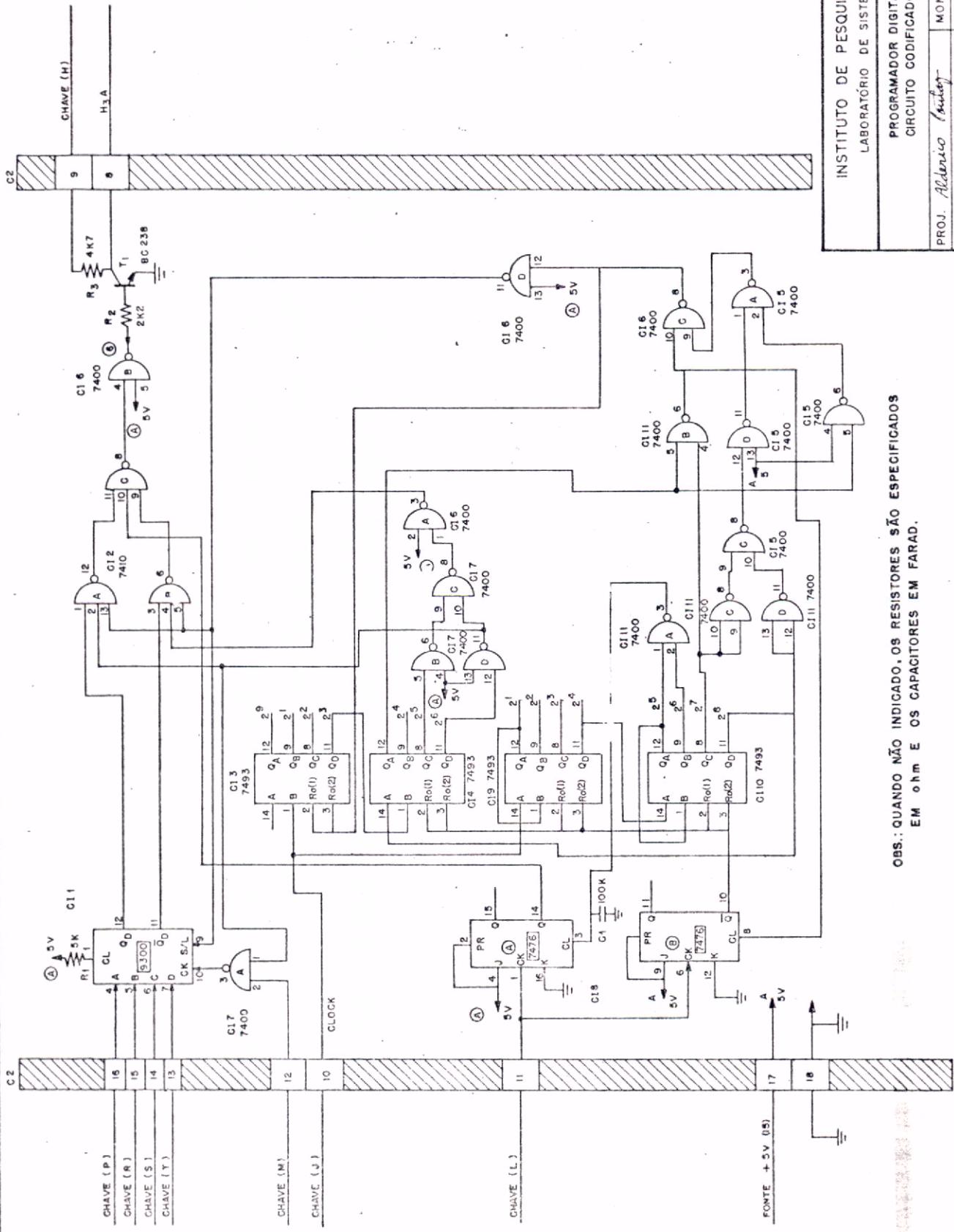
OBS.: QUANDO NÃO INDICADO, OS RESISTORES SÃO ESPECIFICADOS
EM ohm E OS CAPACITORES EM FARAD.

INSTITUTO DE PESQUISAS ESPACIAIS
LABORATÓRIO DE SISTEMAS DIGITAIS

PROGRAMADOR DIGITAL MULTICANAL
CIRCUITO CHAVE - CARTÃO I

PROJ. Adriano Lacerda	MONT. B. CAVALEDO AZEVEDO
PROJ.	DES. HIRAM
ESQ. N° 1	DATA ABRIL /77





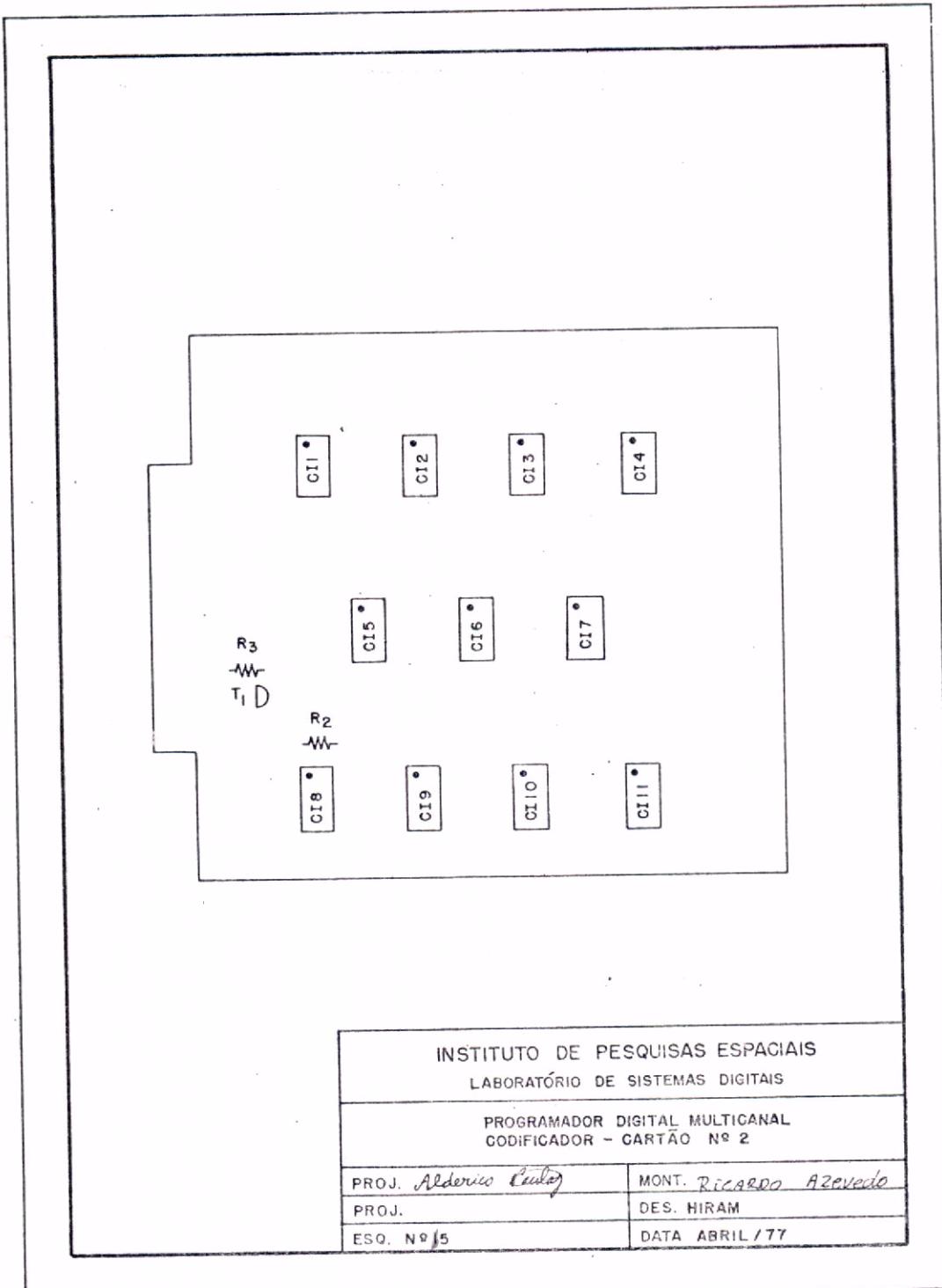
OBS.: QUANDO NÃO INDICADO, OS RESISTORES SÃO ESPECIFICADOS
EM Ω E OS CAPACITORES EM FARAD.

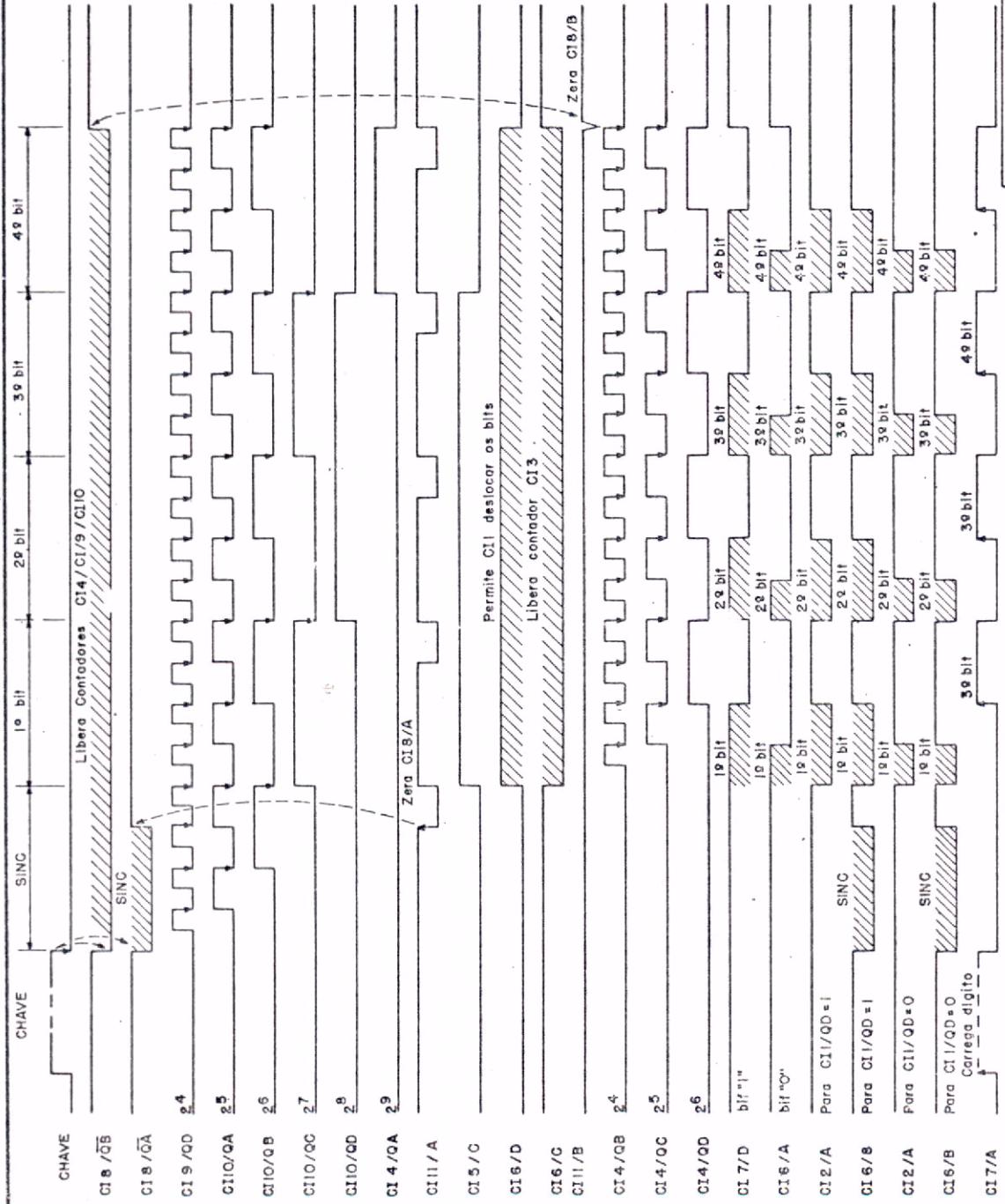
INSTITUTO DE PESQUISAS ESPACIAIS
LABORATÓRIO DE SISTEMAS DIGITAIS

PROGRAMADOR DIGITAL MULTICANAL
CIRCUITO CODIFICADOR - CARTÃO Nº 2

PROJ. Alderico *Silva* MONT. RICARDO *Azevedo*
PROJ. DES. *Wenceslau*

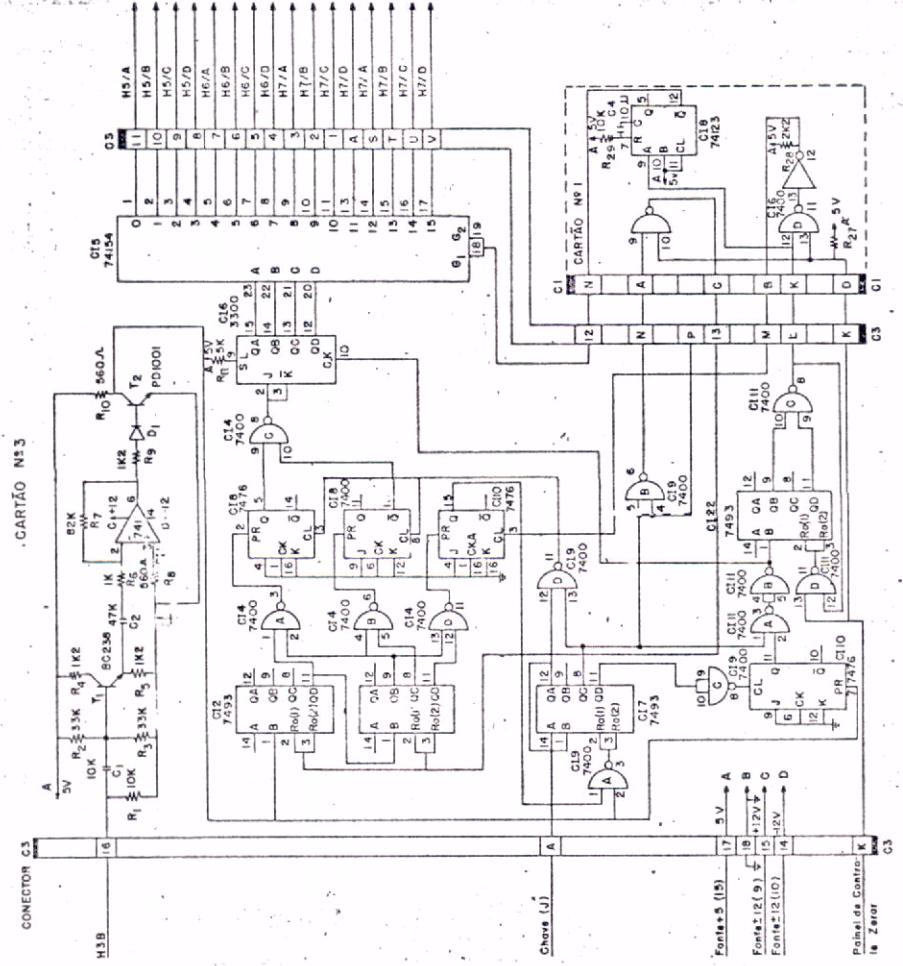
ESQ. N° 4 DATA ABRIL / 77





INSTITUTO DE PESQUISAS ESPACIAIS
LABORATORIO DE SISTEMAS DIGITAIS
PROGRAMADOR DIGITAL MULTICANAL
FORMA DE Onda DO CODIFICADOR

PROJ. <i>Adriano Paiva</i>	MONT. <i>Ricardo Alves</i>
PROJ.	DES. <i>Hiram</i>
ESQ. N° 6	DATA ABRIL /77



OBS.: QUANDO NÃO INDICADO, OS RESISTORES SÃO ESPECIFICADOS
EM ohm E OS CAPACITORES EM FARAD.

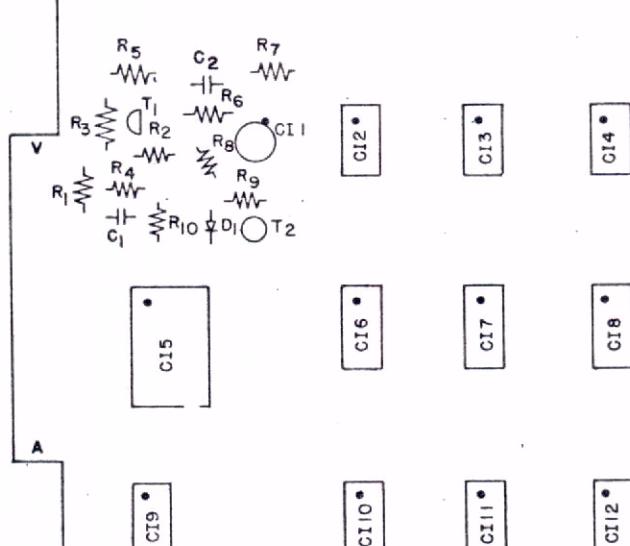
INSTITUTO DE PESQUISAS ESPACIAIS

LABORATÓRIO DE SISTEMAS DIGITAIS

PROGRAMADOR DIGITAL MULTICANAL
DECODIFICADOR — CARTÃO N°3

PROJ. *Lúcio C. Lins* MONT. *Edmundo Alves*
PROJ. *ESQ. N° 7* DES. *Hiram*

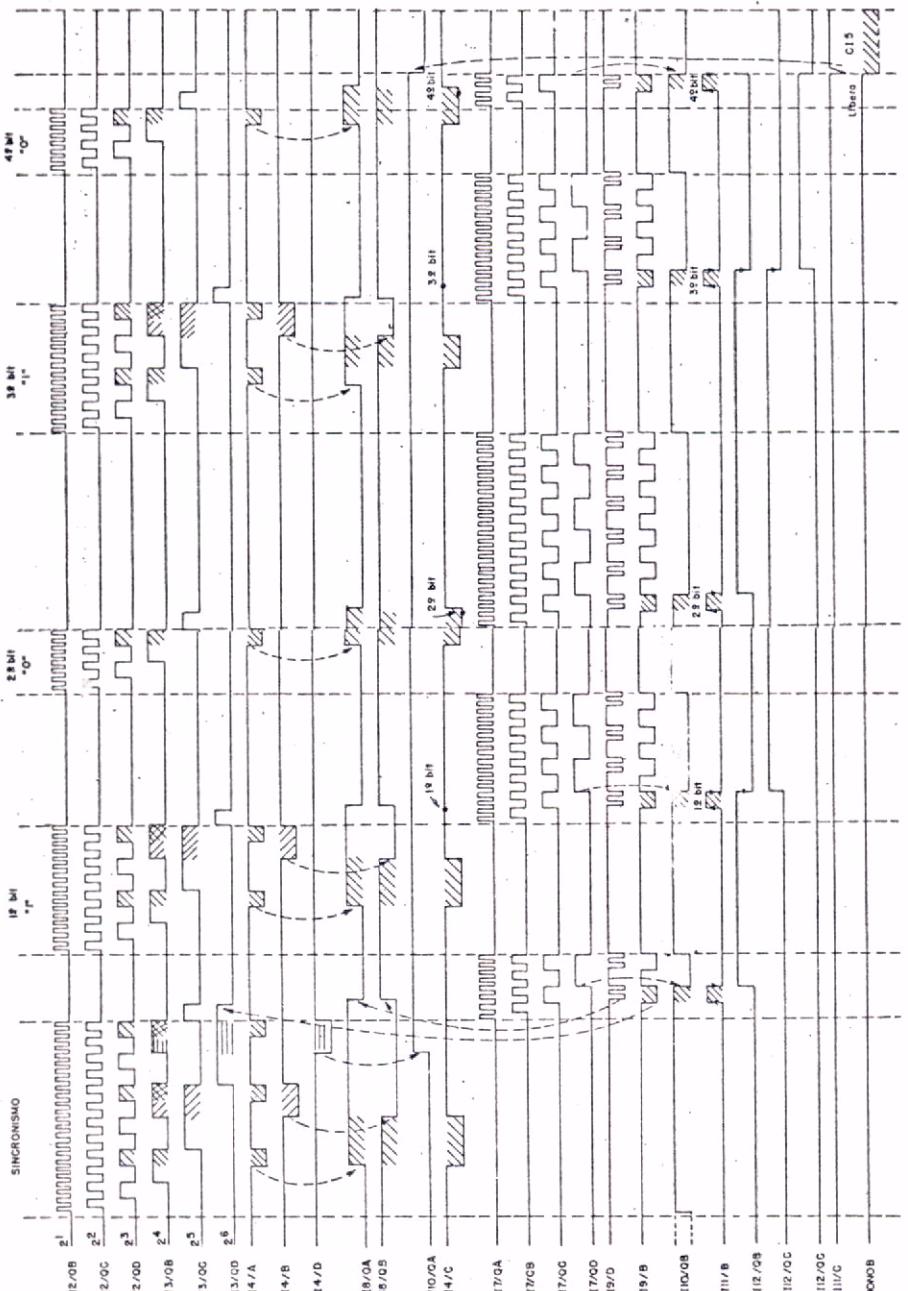
DATA ABRIU / 17



INSTITUTO DE PESQUISAS ESPACIAIS
LABORATÓRIO DE SISTEMAS DIGITAIS

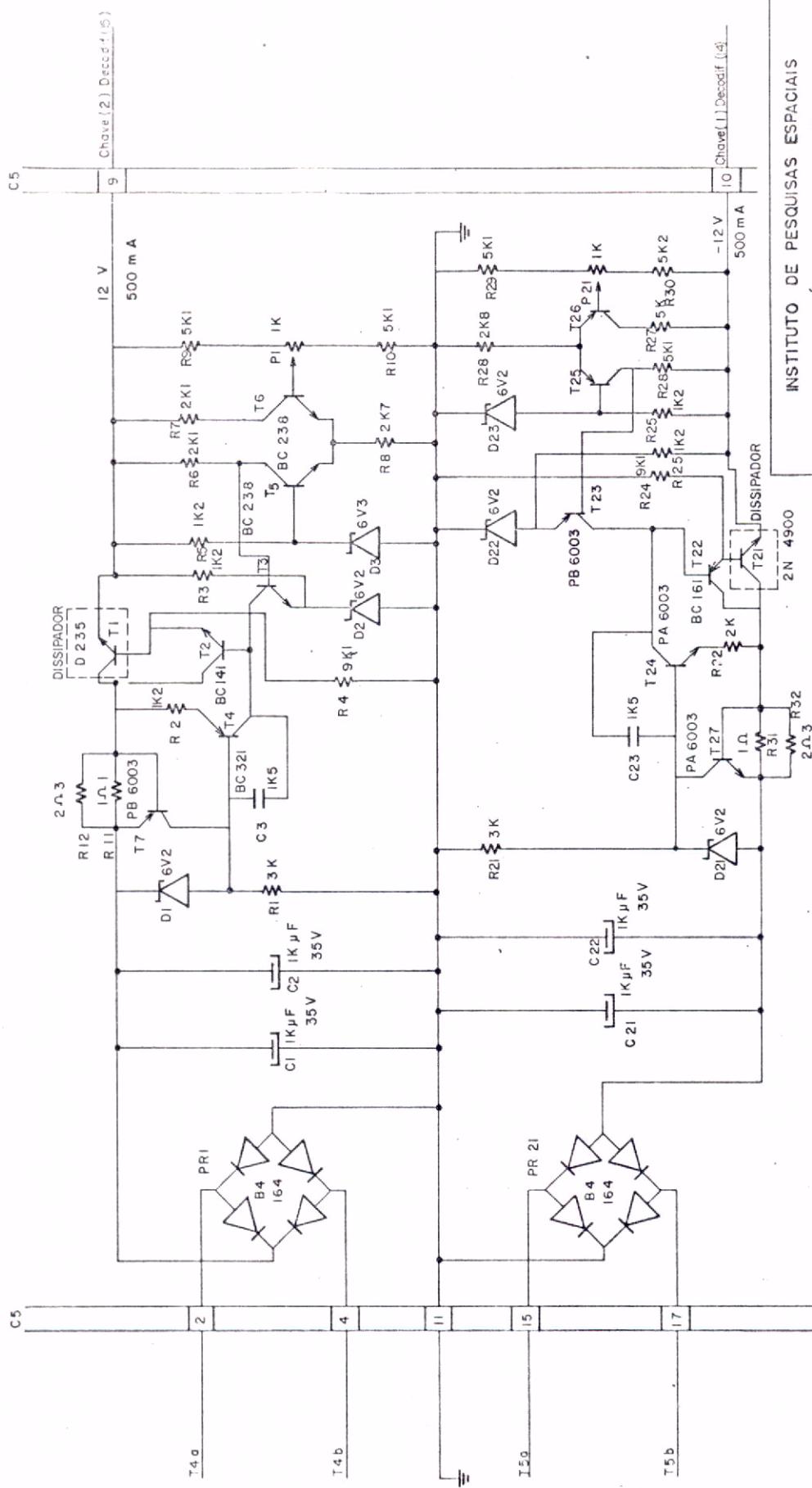
PROGRAMADOR DIGITAL MULTICANAL
DECODIFICADOR - CARTÃO Nº 3

PROJ. Alderico Paula	MONT. RICARDO AZEVEDO
PROJ.	DES. HIRAM
ESQ. Nº 8	DATA ABRIL/77



INSTITUTO DE PESQUISAS ESPACIAIS
LABORATÓRIO DE SISTEMAS DIGITAIS
PROGRAMADOR DIGITAL MULTICANAL
FORMA DE Onda DO DECODIFICADOR

PROJ. Adelmo Faria	MONT. Lúcio G. Ribeiro
PROJ.	DES. Max. G. Ribeiro
ESEL N° 9	DATA ABRIL / 77

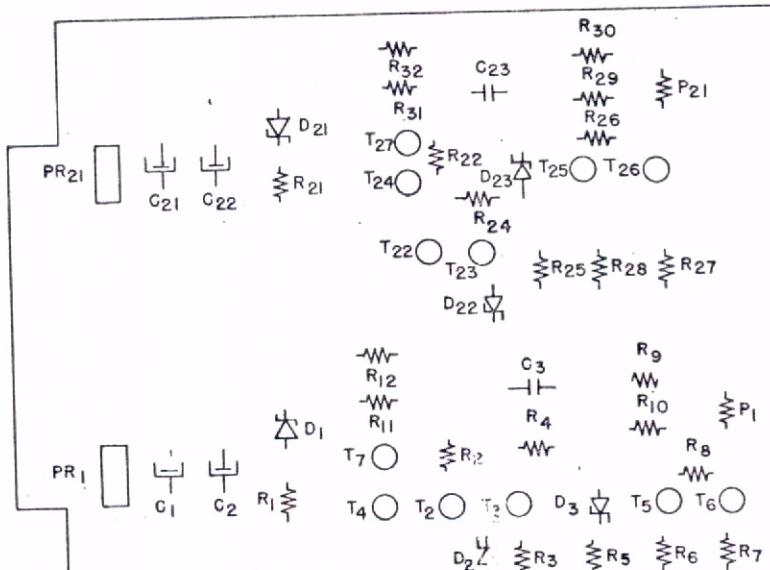


INSTITUTO DE PESQUISAS ESPACIAIS
LABORATÓRIO DE SISTEMAS DIGITAIS

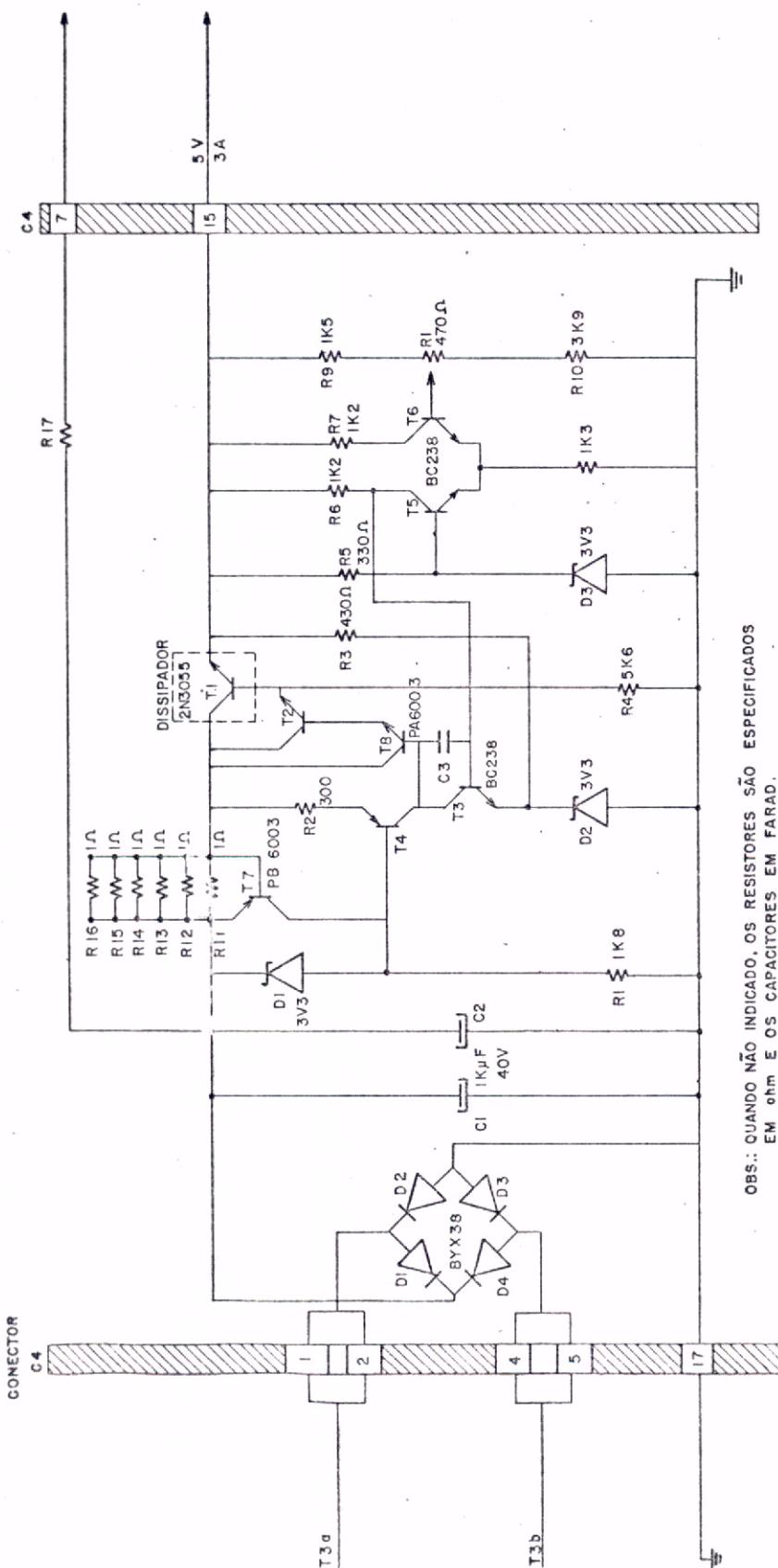
PROGRAMADOR DIGITAL MULTICANAL
FONTE REGULADA ± 12V - CARTÃO N° 5

PROJ. MONT. DES. DATA
PROJ. MONT. DES. DATA
ESQ. N° 10 ABRIL

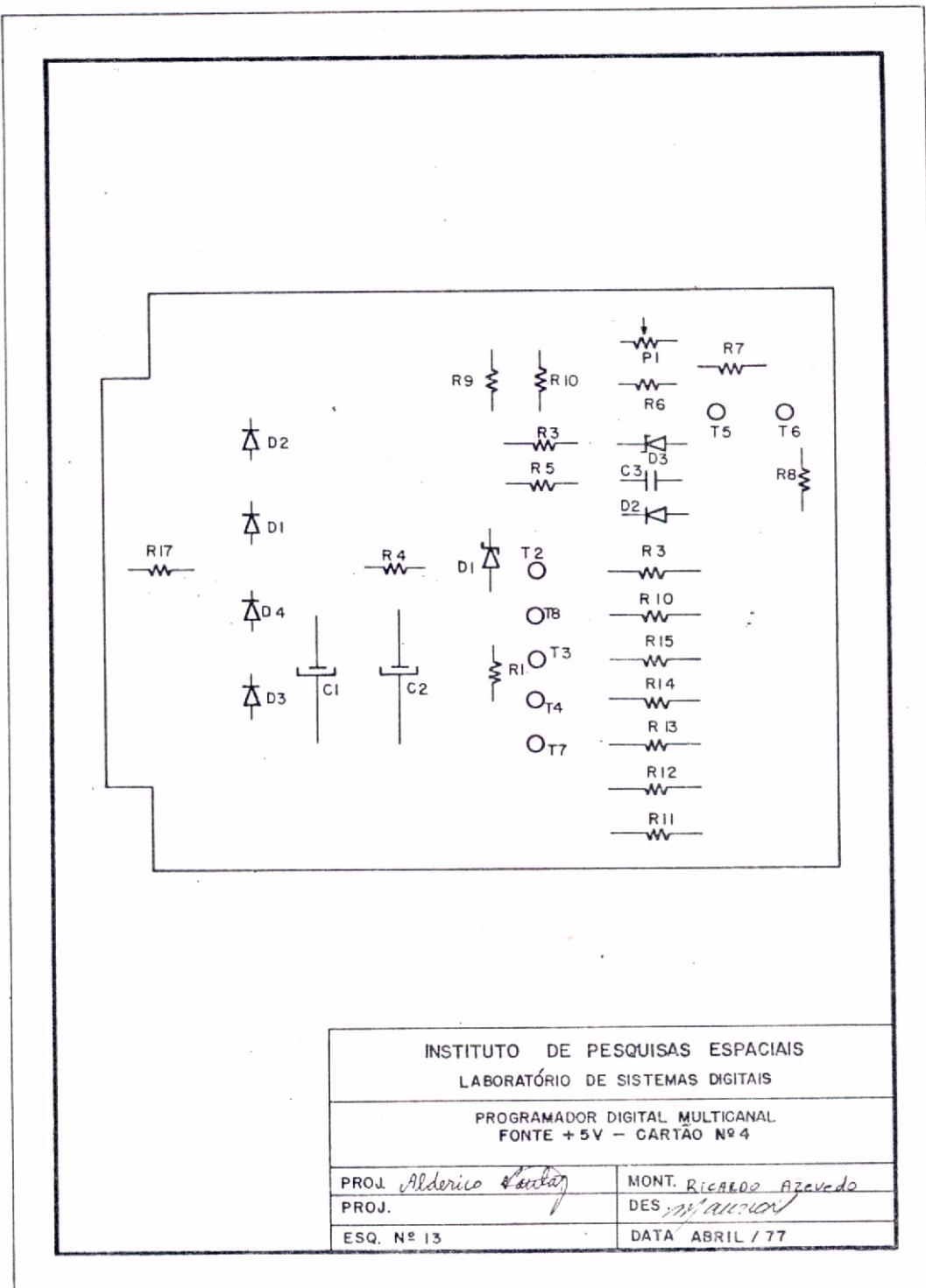
OBS.: QUANDO NÃO INDICADO, OS RESISTORES SÃO ESPECIFICADOS
EM ohm E OS CAPACITORES EM FARAD.

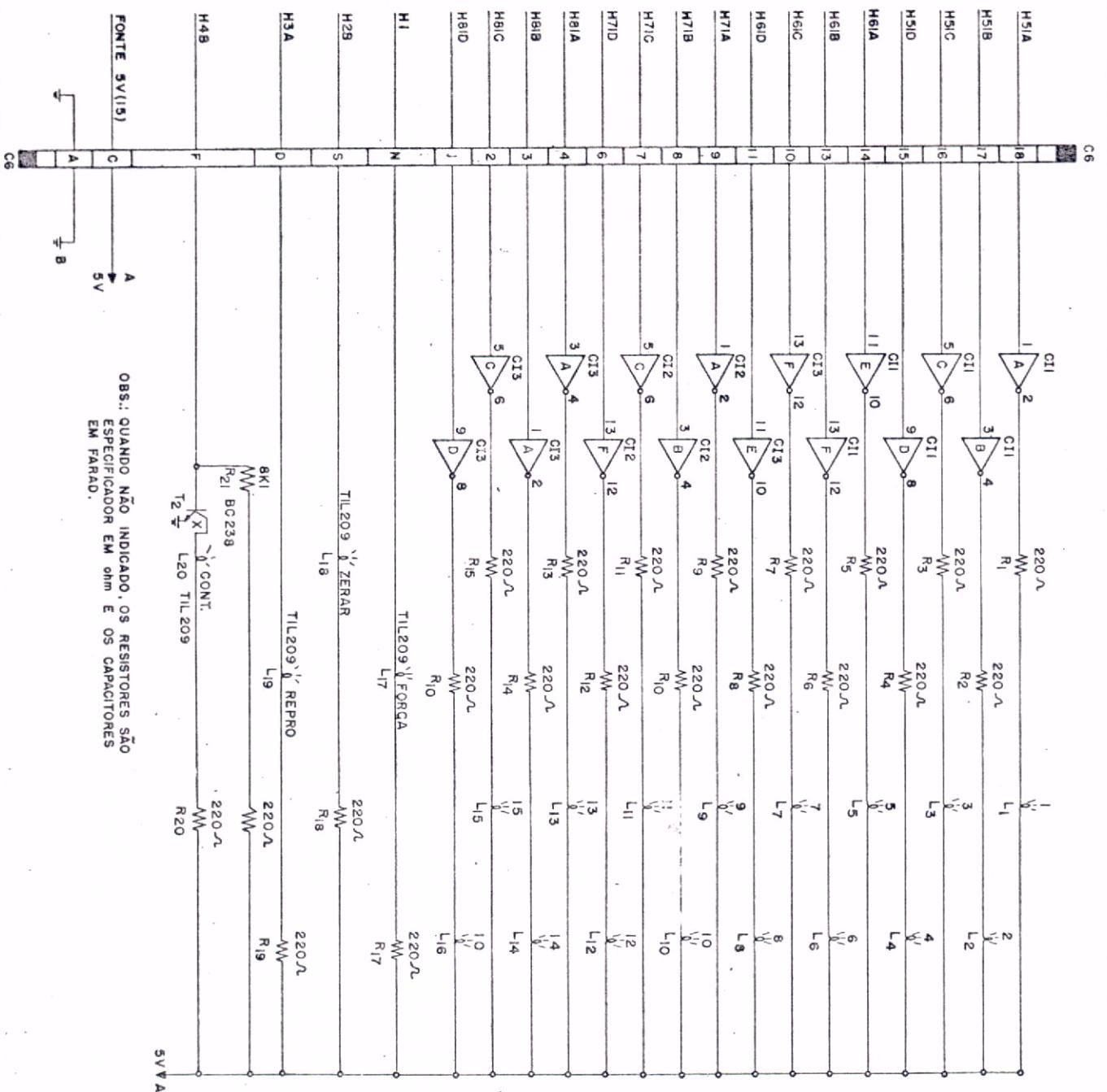


INSTITUTO DE PESQUISAS ESPACIAIS	
LABORATÓRIO DE SISTEMAS DIGITAIS	
PROGRAMADOR DIGITAL MULTICANAL FONTE REGULADA ± 12 - CARTÃO N°5	
PROJ. Alderico Pauloy	MONT. RICARDO AZEVEDO
PROJ.	DES. HIRAM
ESQ. Nº II	DATA ABRIL/77



INSTITUTO DE PESQUISAS ESPACIAIS
LABORATÓRIO DE SISTEMAS DIGITAIS
PROGRAMADOR DIGITAL MULTICANAL
FONTE DE +5V - CARTÃO N° 4
PROJ. Aldenio Staub
PROJ. MONT. Ricardo Ayzevedo
DES. Alvaro Gómez
DATA ABRIL / 77
ESQ. N° 12

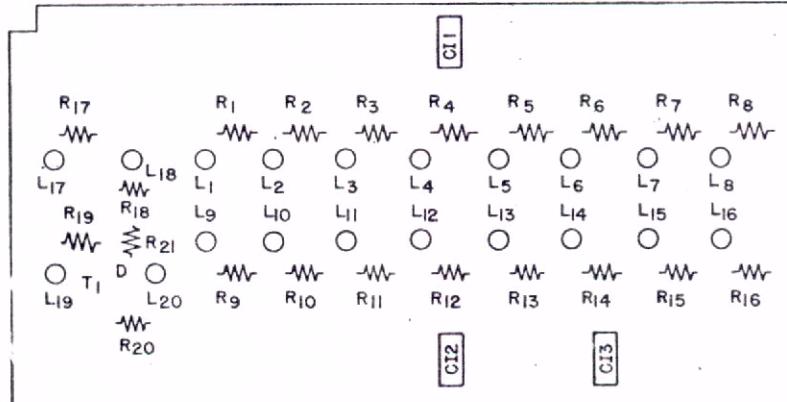




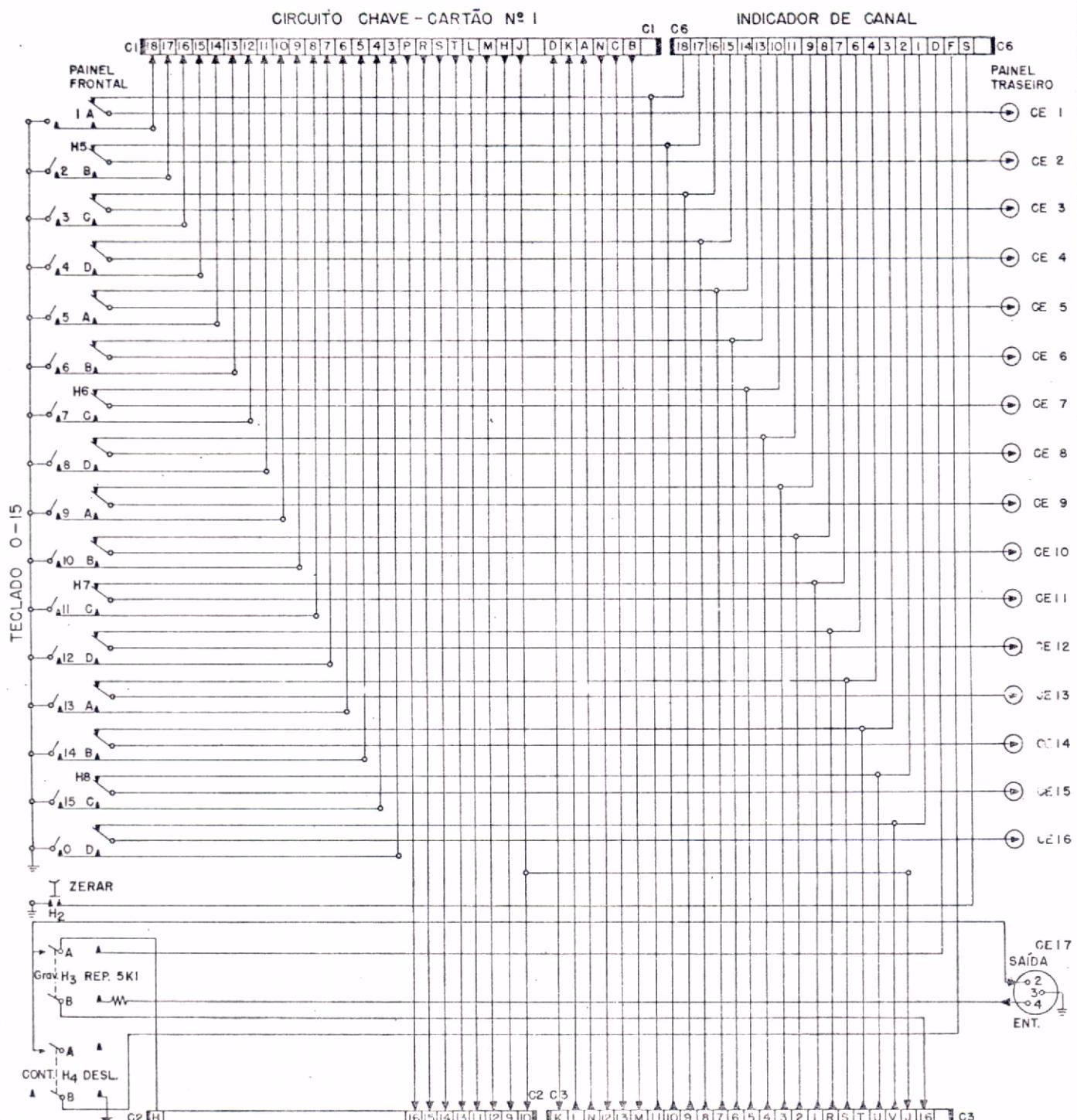
INSTITUTO DE PESQUISAS ESPACIAIS
LABORATÓRIO DE SISTEMAS DIGITAIS

PROGRAMADOR DIGITAL MULTICANAL
INDICADOR DE CANAL

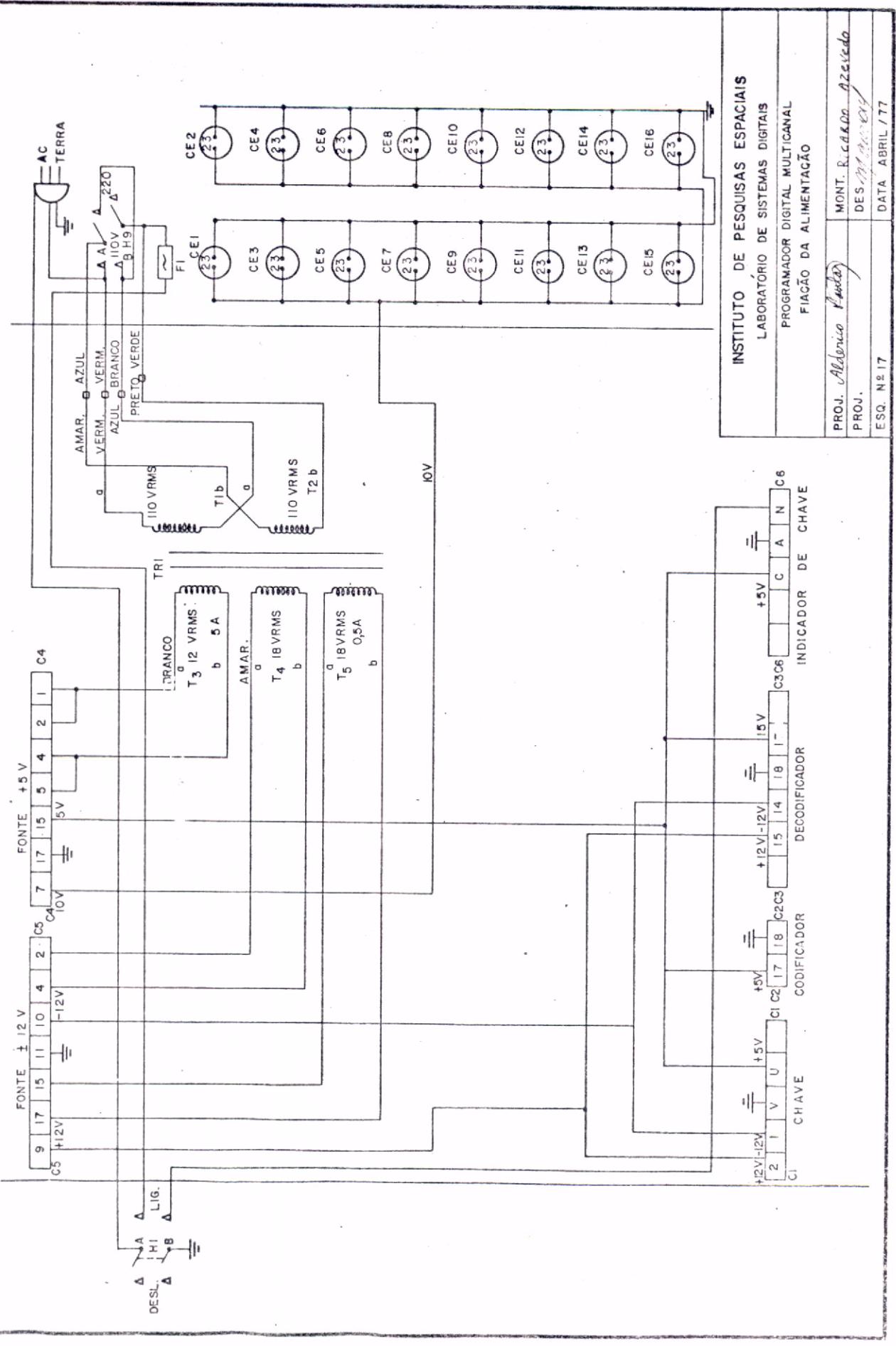
PROJ.	Aldérico Lameir	MONT. RICARDO AZEVEDO
PROJ.		DES. HIRAM
ESQ. N°14		DATA ABRIL /77



INSTITUTO DE PESQUISAS ESPACIAIS	
LABORATÓRIO DE SISTEMAS DIGITAIS	
PROGRAMADOR DIGITAL MULTICANAL	
INDICADOR DE CANAL - CARTÃO N° 6	
PROJ. <i>Vídeuco Furtado</i>	MONT. <i>Ricardo Azevedo</i>
PROJ.	DES. <i>Hiram</i>
ESQ. N° 15	DATA ABRIL / 77



INSTITUTO DE PESQUISAS ESPACIAIS	
LABORATÓRIO DE SISTEMAS DIGITAIS	
PROGRAMADOR DIGITAL MULTICANAL	
FILAÇÃO DE DADOS	
PROJ. <i>Alejandro Bautista</i>	MONT. <i>Ricardo Bzekala</i>
PROJ.	DES. <i>Hiram</i>
ESQ. N° 16	DATA ABRIL /77



BIBLIOGRAFIA

BEY, GRAENE, HVELSMAN, *Operational Amplifier*, Mac-GrawHill, Vol. 8.

KALL, C.J. - *Digital Design*, General Electronics Association Inc., Vol. 4.

LANGDON, Glen George Jr. & FREGNI, Edson, "Elementos do Projeto Lógico"
In: *Projeto de Computadores Digitais*, São Paulo, Universidade de São Paulo, 1974, pp. 61-137.

MILLMAN, J.; TAUB, H. - "Logic Circuits". In: *Pulse, Digital and Switching Wareforms*, New York, Mc Graw-Hill, 306-361, 1965.

THE MICROELECTRONICS DATA BOOK, Suplemento 1, Seg. Edição, USA, Motorola, 1970.

THE MICROELECTRONICS DATA BOOK, Suplemento 2, Seg. Edição, USA, Motorola, 1970.